

Halbleitertechnologie von A bis Z

Digitaltechnik

Die Flash-Speicherzelle	3
<i>Aufbau der Floating-Gate-Zelle</i>	3
<i>Programmieren und Löschen</i>	3
<i>NOR- vs. NAND-Architektur</i>	4
<i>Multi-Level-Cell (MLC/TLC)</i>	4
<i>Vergleich: DRAM, SRAM und Flash</i>	4

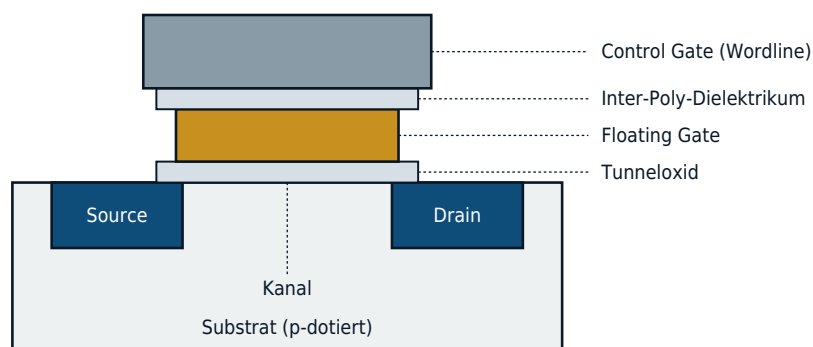
Die Flash-Speicherzelle

Aufbau der Floating-Gate-Zelle

Eine Flash-Speicherzelle ist im Kern ein MOSFET mit einer zusätzlichen, elektrisch isolierten Gate-Elektrode – dem Floating Gate. Es liegt zwischen dem regulären Control Gate und dem Kanal, vollständig umschlossen von Siliciumdioxid: nach unten durch das dünne Tunneloxid (wenige Nanometer) zum Kanal getrennt, nach oben durch ein dickeres Zwischenoxid vom Control Gate isoliert.

Weil das Floating Gate keinen elektrischen Kontakt nach außen hat, bleibt Ladung, die einmal darauf gebracht wurde, über Jahre gespeichert – das ist das Grundprinzip der nichtflüchtigen Speicherung.

Die Floating-Gate-Zelle
Aufbau im Querschnitt



Das Floating Gate ist vollständig von Oxid umschlossen und dadurch elektrisch isoliert.
Die gespeicherte Ladung bleibt über Jahre erhalten.

Programmieren und Löschen

Um eine Zelle zu programmieren (Ladung auf das Floating Gate zu bringen), nutzt man je nach Zelltyp Hot-Electron-Injection oder Fowler-Nordheim-Tunneling: Bei Hot-Electron-Injection beschleunigt ein hohes Drain-Source-Feld Elektronen so stark, dass einige die Energie besitzen, die Oxidbarriere zu überwinden und auf dem Floating Gate eingefangen zu werden.

Fowler-Nordheim-Tunneling nutzt stattdessen ein sehr hohes elektrisches Feld über dem Tunneloxid, das Elektronen quantenmechanisch durch die Barriere tunneln lässt – dieser Mechanismus wird typischerweise für den Löschvorgang

verwendet, bei dem die Ladung wieder vom Floating Gate entfernt wird. Die gespeicherte Ladung verschiebt die Schwellspannung der Zelle messbar, wodurch beim Auslesen zwischen „0“ und „1“ unterschieden werden kann.

NOR- vs. NAND-Architektur

Die Art, wie einzelne Zellen zu einem Array verschaltet werden, unterscheidet zwei Grundarchitekturen. Bei NOR-Flash ist jede Zelle einzeln parallel an Bitline und Wordline angeschlossen, ähnlich einem NOR-Gatter – das ermöglicht schnellen, wahlfreien Zugriff auf einzelne Bytes, kostet aber Fläche.

Bei NAND-Flash sind mehrere Zellen (typisch 32–128) in Reihe zwischen Bitline und Source-Leitung verschaltet, wie bei einem NAND-Gatter; das spart erheblich Fläche und ermöglicht die heute üblichen hohen Speicherdichten, erlaubt aber nur seitenweisen statt wahlfreien Zugriff. Deshalb dominiert NAND-Flash bei USB-Sticks, SSDs und Speicherkarten, während NOR-Flash dort eingesetzt wird, wo schneller Direktzugriff auf einzelne Adressen gebraucht wird, etwa bei Firmware-Speichern.

Multi-Level-Cell (MLC/TLC)

Statt nur zwischen zwei Ladungszuständen (0/1) zu unterscheiden, lässt sich die Ladungsmenge auf dem Floating Gate feiner abstufen. Eine SLC-Zelle (Single-Level-Cell) speichert 1 Bit, eine MLC-Zelle 2 Bit über vier unterscheidbare Ladungsniveaus, eine TLC-Zelle 3 Bit über acht Niveaus.

Das vervielfacht die Speicherdichte pro Zelle, verkleinert aber den Störabstand zwischen den Niveaus – die Zellen werden empfindlicher gegenüber Ladungsverlust und benötigen aufwendigere Fehlerkorrektur, zudem sinkt die Anzahl möglicher Schreib-/Löschzyklen.

Vergleich: DRAM, SRAM und Flash

Die drei Speichertypen unterscheiden sich grundlegend in Flüchtigkeit und Einsatzzweck. DRAM speichert Ladung in einem Kondensator und muss ständig aufgefrischt werden, verliert also bei Stromausfall sofort seinen Inhalt – dafür ist es schnell und dient als **Arbeitsspeicher**.

SRAM speichert den Zustand in einer bistabilen Schaltung aus sechs Transistoren, ist noch schneller, aber flächenintensiver, und wird etwa als **Cache-Speicher** eingesetzt. Flash dagegen behält seinen Inhalt auch ohne Stromversorgung, ist jedoch beim Schreiben deutlich langsamer als DRAM und SRAM und daher für dauerhafte Datenspeicherung statt für Arbeitsspeicher

gedacht.