

Halbleitertechnologie von A bis Z

Analog-/Mixed-Signal-Design

Spannungsregler: LDO und Schaltregler	3
<i>Der Low-Dropout-Regler (LDO)</i>	3
<i>Schaltregler am Beispiel des Abwärtswandlers</i>	3
<i>Vergleich und typische Kombination beider Prinzipien</i>	4

Spannungsregler: LDO und Schaltregler

Der Low-Dropout-Regler (LDO)

Ein Low-Dropout-Regler (LDO) ist ein linearer Spannungsregler, der die Ausgangsspannung über einen Serien-Pass-Transistor regelt, dessen Steuerspannung ein Fehlerverstärker aus dem Vergleich zwischen einer Referenzspannung und einem über einen Widerstandsteiler heruntergeteilten Anteil der Ausgangsspannung bildet. Die Bezeichnung Low-Dropout bezieht sich auf die minimal nötige Spannungsdifferenz zwischen Eingang und Ausgang, bei der der Pass-Transistor gerade noch nicht in die Sättigung gerät und die Regelung zusammenbricht; moderne LDOs erreichen Dropout-Spannungen von nur noch 100 bis 300 mV bei Lastströmen im Bereich einiger hundert Milliampere.

Da der Pass-Transistor als steuerbarer Widerstand arbeitet, entspricht die im Regler abfallende Verlustleistung stets dem Produkt aus Spannungsdifferenz und Laststrom, unabhängig vom Verhältnis von Ein- zu Ausgangsspannung. Der Wirkungsgrad eines LDO entspricht damit näherungsweise dem Verhältnis $V_{\text{out}}/V_{\text{in}}$ – bei einer Wandlung von 3,3 V auf 1,8 V ergibt sich so ein theoretischer Wirkungsgrad von nur rund 55 %. Dieser rein lineare Betrieb macht LDOs besonders rauscharm und schnell in der Regelung, jedoch bei größeren Spannungsdifferenzen ineffizient.

Schaltregler am Beispiel des Abwärtswandlers

Ein Schaltregler erzeugt die Ausgangsspannung dagegen nicht durch kontinuierliches Verlustbehaften eines Serientransistors, sondern durch periodisches Ein- und Ausschalten eines Leistungsschalters mit Schaltfrequenzen von typischerweise 300 kHz bis mehreren Megahertz, dessen Tastverhältnis (Duty Cycle) über eine Rückkopplungsschleife geregelt wird. Beim häufig eingesetzten Abwärtswandler (Buck-Konverter) lädt der Schalter während der Einschaltzeit eine Speicherdrossel aus der Eingangsspannung auf; während der Ausschaltzeit übernimmt eine Freilaufdiode oder ein Synchrongleichrichter den Stromfluss durch die Drossel weiter, so dass am Ausgangskondensator im zeitlichen Mittel eine geglättete, gegenüber der Eingangsspannung reduzierte Ausgangsspannung entsteht.

Da der Schalttransistor idealerweise nur zwei Zustände – vollständig leitend oder vollständig sperrend – durchläuft, tritt kaum Verlustleistung am Schaltelement selbst auf, wodurch Schaltregler Wirkungsgrade von 85 bis über 95 % erreichen, deutlich mehr als lineare Regler, besonders bei großen

Spannungsdifferenzen zwischen Ein- und Ausgang.

Vergleich und typische Kombination beider Prinzipien

Der hohe Wirkungsgrad von Schaltreglern erkauft sich mit einem periodischen Schaltrauschen (Ripple) an der Ausgangsspannung von typischerweise einigen zehn Millivolt sowie mit elektromagnetischer Abstrahlung durch die schnellen Schaltflanken, während LDOs eine sehr saubere, nahezu rauschfreie Ausgangsspannung mit Restwelligkeiten im Mikrovolt- bis niedrigen Millivoltbereich liefern, aber die Verlustleistung linear mit der Spannungsdifferenz wächst. Schaltregler benötigen zudem externe Bauelemente wie Speicherdrossel und Ausgangskondensator, während ein LDO oft vollständig auf dem Chip integriert werden kann.

In der Praxis werden beide Prinzipien häufig kombiniert: Ein Schaltregler wandelt die Eingangsspannung effizient auf eine Zwischenspannung nur wenig, oft nur 200 bis 500 mV, über der benötigten Ausgangsspannung herunter, ein nachgeschalteter LDO glättet anschließend das verbleibende Schaltrauschen heraus und liefert die rauscharme Versorgung für empfindliche analoge Schaltungsteile wie PLLs oder Datenwandler.