

Halbleitertechnologie von A bis Z

Bauelemente

Aufbau eines n-Kanal-FET	3
<i>Grundlagen</i>	3
<i>Herstellung eines n-Kanal-FET</i>	3

Aufbau eines n-Kanal-FET

Grundlagen

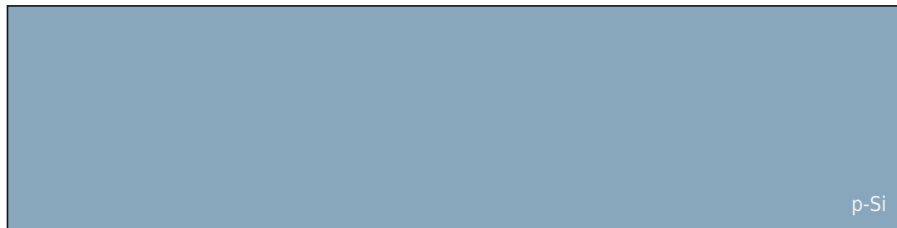
Aufbau und Funktionsweise dieses Bauelements sind im Grundlagenkapitel [Transistoren und Speicher](#) beschrieben. Die folgenden Abschnitte behandeln die Fertigung im Detail.

Herstellung eines n-Kanal-FET

1. Substrat

Grundlage für einen n-Kanal-Feldeffekttransistor ist ein p-dotiertes Siliciumsubstrat, als Dotierstoff dient Bor.

Substrat
Siliciumsubstrat, p-dotiert mit Bor



■ Silicium (p-Si)
Grundlage für die gesamte Fertigung ist ein schwach p-dotiertes Siliciumsubstrat als Wafer.

2. Oxidation

Auf dem Substrat wird Siliciumdioxid SiO_2 (das Gateoxid, kurz GOX) in einer Trockenoxidation erzeugt. Es dient zur Isolation zwischen dem später abgeschiedenen Gate und dem Substrat.

Gateoxid (GOX)

Thermische Oxidation erzeugt eine dünne Oxidschicht



■ Silicium (p-Si)

■ Gateoxid

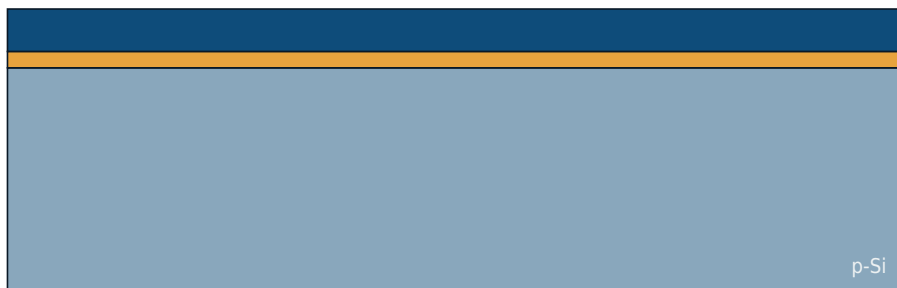
Das dünne, thermisch gewachsene Gateoxid isoliert später das Gate vom Kanal und muss deshalb besonders gleichmäßig und defektfrei sein.

3. Abscheidung

In einem LPCVD-Prozess wird Nitrid abgeschieden, es dient später bei der Feldoxidation als Maskierung.

Nitrid als Maskierung

LPCVD-Abscheidung von Siliciumnitrid



■ Silicium (p-Si)

■ Gateoxid

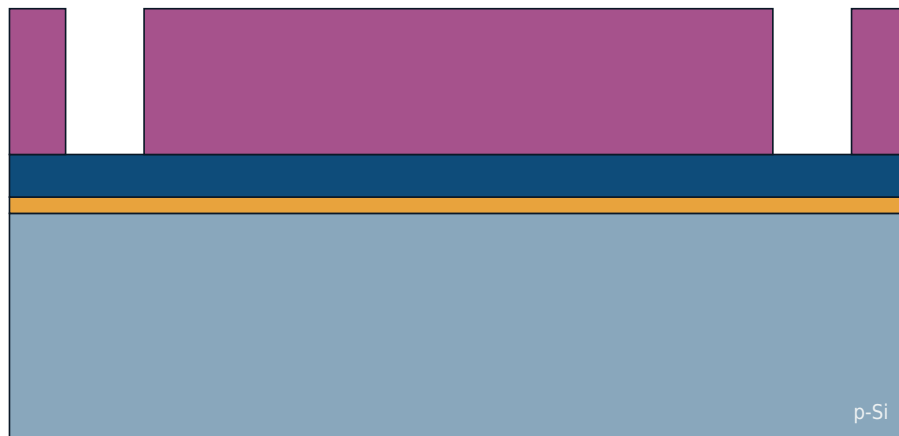
■ Nitrid

Das Nitrid dient in den folgenden Schritten als Maskierung für die Feldoxidation – es lässt sich später selektiv zum Oxid entfernen.

4. Fototechnik

Auf dem Nitrid wird ein Fotolack aufgebracht, belichtet und entwickelt. So erhält man eine strukturierte Lackschicht, die als Ätzmaske dient.

Fotoreist als Ätzmaske
Lackstrukturierung für die Nitridätzung



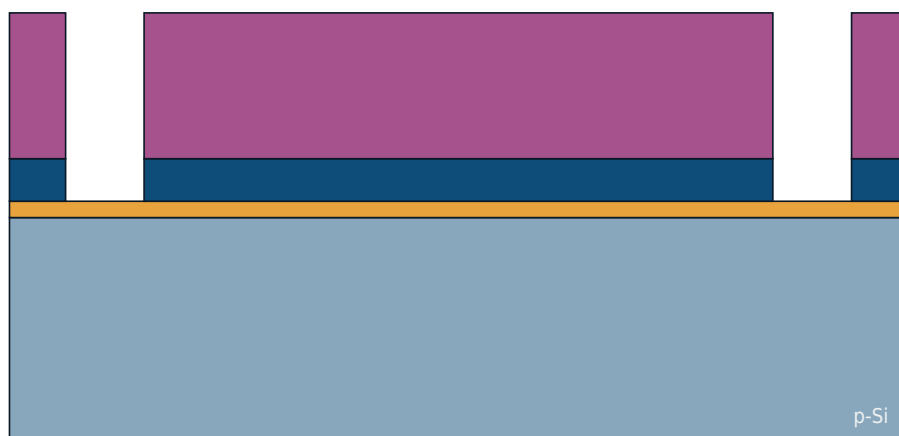
■ Silicium (p-Si) ■ Gateoxid ■ Nitrid ■ Fotoreist

Die Lacköffnungen legen fest, wo das Nitrid im nächsten Schritt entfernt wird – dort entsteht später das Feldoxid.

5. Ätzen

Der Lack maskiert das Nitrid, lackfreie Bereiche werden mittels reaktivem Ionenätzen entfernt.

Nitrid ätzen
Reaktives Ionenätzen überträgt das Lackmuster ins Nitrid



■ Silicium (p-Si) ■ Gateoxid ■ Nitrid ■ Fotoreist

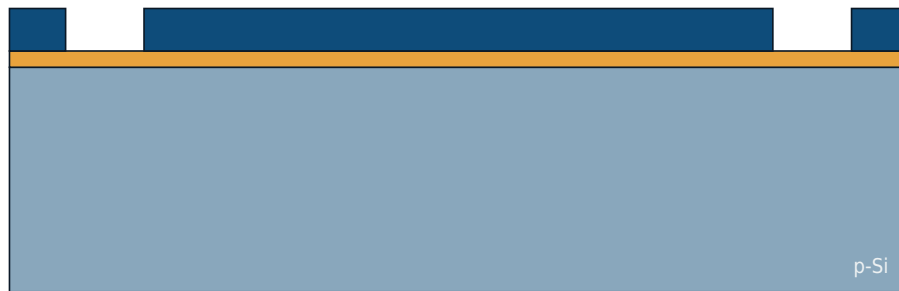
Durch die Lacköffnungen hindurch wird das Nitrid bis auf das Gateoxid abgetragen.

6. Lackentfernen

Nach der Strukturübertragung der Lackmaske in das Nitrid, wird der Resist mit einer Entwicklerlösung nasschemisch entfernt.

Resist entfernen

Der Fotolack wird mit Entwicklerlösung entfernt



■ Silicium (p-Si)

■ Gateoxid

■ Nitrid

Übrig bleibt die strukturierte Nitridmaske, die im nächsten Schritt die Feldoxidation lokal verhindert.

7. Oxidation

Das Nitrid dient als Maske, nur auf den Nitrid freien Bereichen findet eine thermische Nassoxidation statt. Das Feldoxid (FOX, z.B. 700 nm) dient zur seitlichen Isolation zu benachbarten Bauteilen.

<?xml version="1.0" encoding="UTF-8"?>

Feldoxid (FOX)

Thermische Nassoxidation wächst nur dort, wo kein Nitrid maskiert



■ Silicium (p-Si) ■ Gateoxid ■ Nitrid

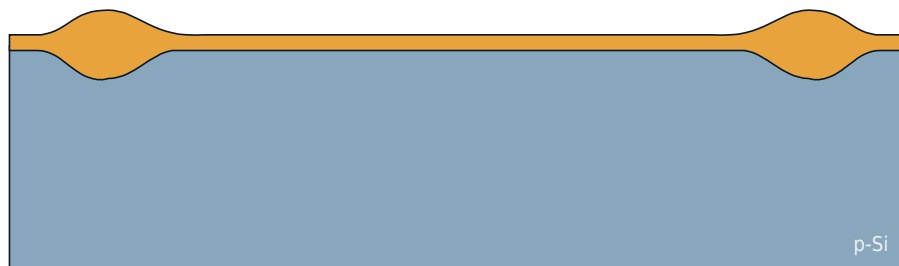
Wo das Nitrid die Oberfläche abdeckt, bleibt das Substrat unoxidiert.
In den freien Bereichen wächst das dickere Feldoxid – der charakteristische Vogelschnabel entsteht am Übergang zum Nitrid.

8. Ätzen

Nach der Oxidation wird das Nitrid in einem nasschemischen Ätzprozess entfernt.

Nitrid entfernen

Nassätzen entfernt die Nitridmaske selektiv



■ Silicium (p-Si) ■ Gateoxid

Zurück bleibt die fertige Feldoxid-Struktur: dickes Oxid über den Isolationsbereichen, dünnes Gateoxid über dem aktiven Gebiet.

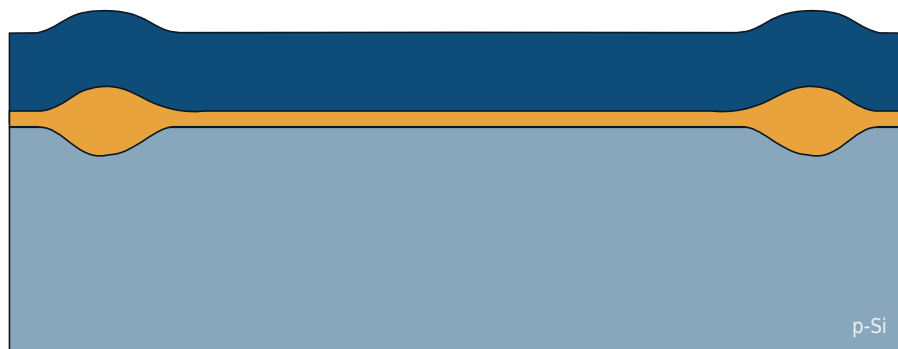
9. Abscheidung

In einem LPCVD-Prozess wird polykristallines Silicium abgeschieden.

<?xml version="1.0" encoding="UTF-8"?>

Polysilicium, Gate

LPCVD-Abscheidung der späteren Gate-Elektrode



■ Silicium (p-Si) ■ Gateoxid ■ Polysilicium

Das Polysilicium wird ganzflächig abgeschieden und im nächsten Schritt zur Gate-Elektrode strukturiert.

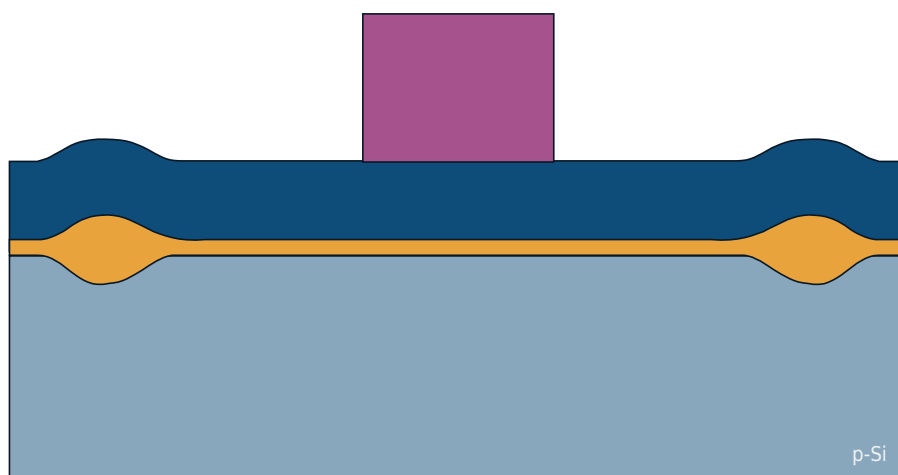
10. Fototechnik

Auf dem Polysilicium wird eine Lackschicht als Ätzmaske strukturiert.

<?xml version="1.0" encoding="UTF-8"?>

Fotoresist als Ätzmaske

Lackstrukturierung für die Gate-Strukturierung



■ Silicium (p-Si) ■ Gateoxid ■ Polysilicium ■ Fotoresist

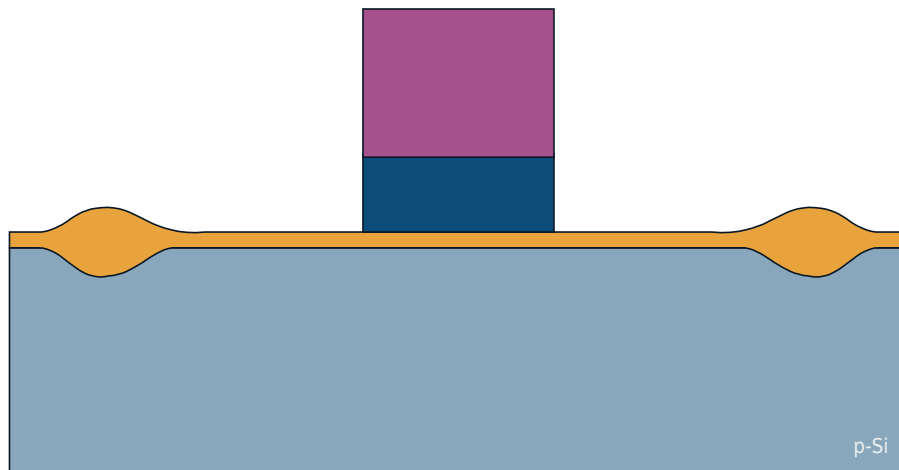
Die Lackinsel markiert genau die spätere Position und Breite der Gate-Elektrode.

11. Ätzen

Der Fotolack dient wiederum als Lackmaske, in einem reaktiven Ionenätzschritt wird das Silicium strukturiert. Es dient als Gateelektrode zur Steuerung des Transistors.

Ätzen von Polysilicium

Reaktives Ionenätzen formt die Gate-Elektrode



■ Silicium (p-Si) ■ Gateoxid ■ Polysilicium ■ Fotoresist

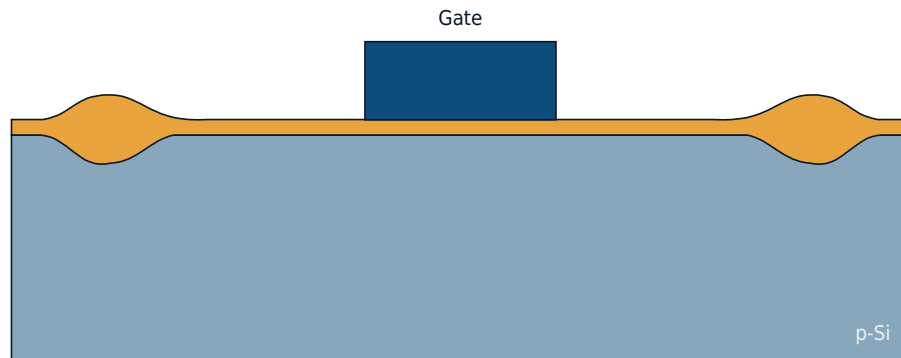
Nur unter dem Lack bleibt Polysilicium stehen - so entsteht die Gate-Elektrode mit exakt definierter Kanallänge.

12. Lackentfernen

Der Lack wird nach dem Ätzschritt wieder nasschemisch entfernt.

Resist entfernen

Der Fotolack wird entfernt, das Gate steht frei



■ Silicium (p-Si)

■ Gateoxid

■ Polysilicium

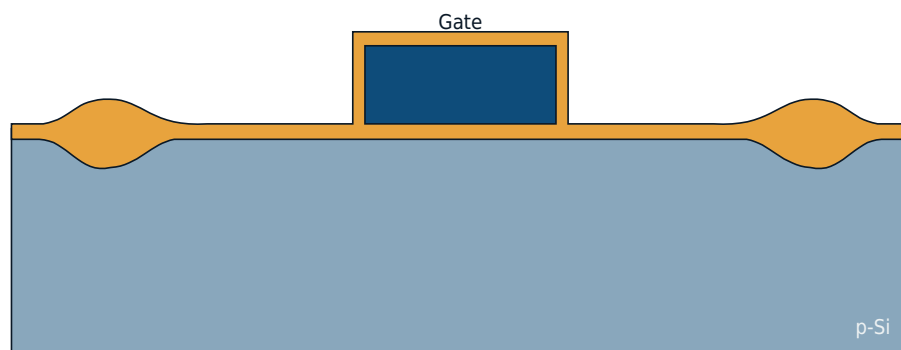
Das fertig strukturierte Gate steht nun frei auf dem dünnen Gateoxid.

13. Oxidation

Nachfolgend wird ein dünnes Oxid, das Postoxid abgeschieden. Es dient zum einen als Schutz der Gateelektrode, zum anderen als Spacer für die Source-/Drainimplantation.

Postoxidation

Thermische Oxidation schützt das Gate und bildet den Spacer



■ Silicium (p-Si)

■ Gateoxid / Postoxid

■ Polysilicium

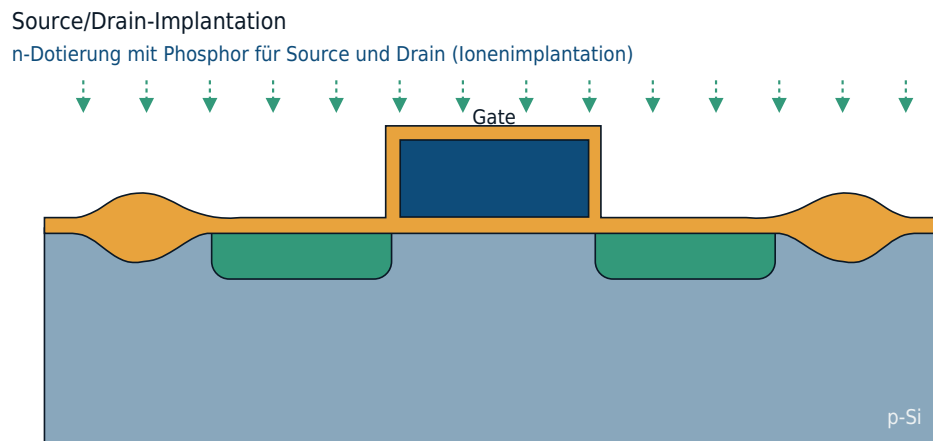
Das Postoxid schützt die Gate-Kanten und dient bei der folgenden Source/Drain-Implantation als Abstandshalter (Spacer).

14. Ionenimplantation

In einem Implantationsschritt mit Phosphorionen werden das Source- und Draingebiet n-dotiert. Da die Gateelektrode als Implantationsmaske dient und so

die Weite des n-Kanals zwischen Source und Drain vorgegeben ist, bezeichnet man dies als Selbstjustierung. Über die Breite der Spacer kann der Abstand der eingebrachten Fremdatome zum Gate je nach elektrischen Anforderungen exakt eingestellt werden.

<?xml version="1.0" encoding="UTF-8"?>



■ Silicium (p-Si) ■ Oxid ■ n⁺-Gebiet ■ Gate (Polysilicium)

Phosphorionen dringen überall dort ein, wo weder Gate noch Feldoxid im Weg stehen – die Dotierung ist damit selbstjustierend zum Gate.
Auch andere Bereiche werden implantiert, aber nur im Substrat werden die Atome elektrisch relevant

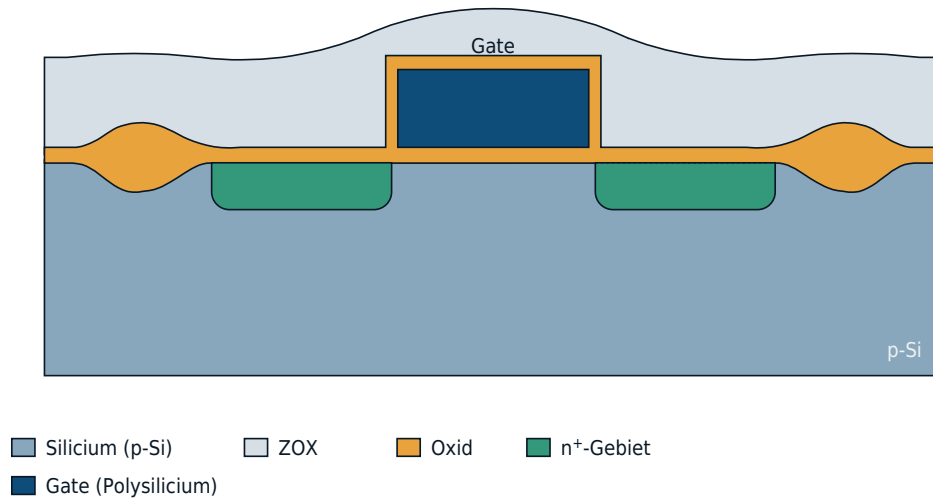
15. Oxidation

Als Isolation zu darüberliegenden Metallisierungsschichten, wird ein Oxid (das Zwischenoxid, kurz ZO_X, z.B. 700 nm) abgeschieden. Dies geschieht in einem LPCVD-Prozess mit TEOS, welches eine gute Kantenbedeckung bietet.

<?xml version="1.0" encoding="UTF-8"?>

Zwischenoxid (ZOX)

TEOS-Abscheidung als Isolation zu den späteren Leiterbahnen



Das Zwischenoxid isoliert die spätere Aluminiumverdrahtung vom darunterliegenden Transistor und folgt dabei der vorhandenen Topografie.

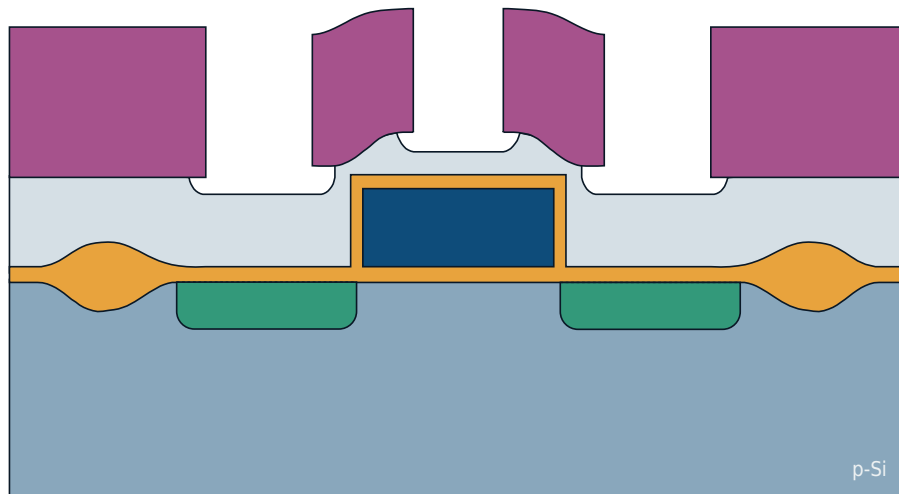
16. Fototechnik und Ätzen

Darüber wird eine weitere Lackschicht strukturiert und in einem isotropen Ätzprozess die Kanten der Kontaktlöcher verrundet.

<?xml version="1.0" encoding="UTF-8"?>

Fotore resist als Ätzmaske

Lackstrukturierung für die spätere Kontaktlochätzung



■ Silicium (p-Si) □ ZOX ■ Oxid ■ n⁺-Gebiet
■ Gate (Polysilicium) ■ Fotore resist

Die Lacköffnungen legen fest, wo später die Kontaktlöcher zu Source, Drain und Gate geätzt werden.

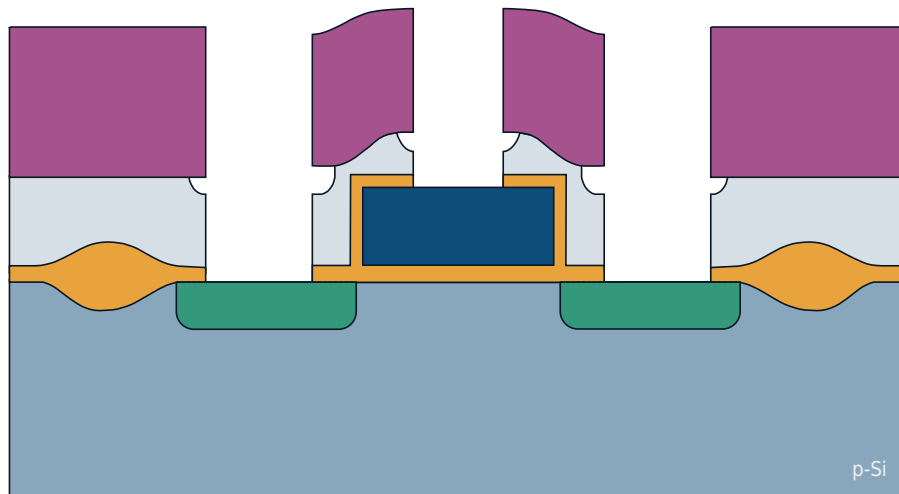
17. Ätzen

Anschließend werden die Kontaktlöcher in einem anisotropen Ätzprozess bis zu den n-dotierten Gebieten und zum Gate freigelegt.

<?xml version="1.0" encoding="UTF-8"?>

Kontaktlochätzen

Reaktives Ionenätzen öffnet das Zwischenoxid bis auf Source, Drain und Gate



■ Silicium (p-Si) □ ZOX ■ Oxid ■ n⁺-Gebiet
■ Gate (Polysilicium) ■ Fotoresist

Der Lack schützt das übrige Zwischenoxid, während die Löcher bis hinunter zu den drei Anschlussgebieten geätzt werden.

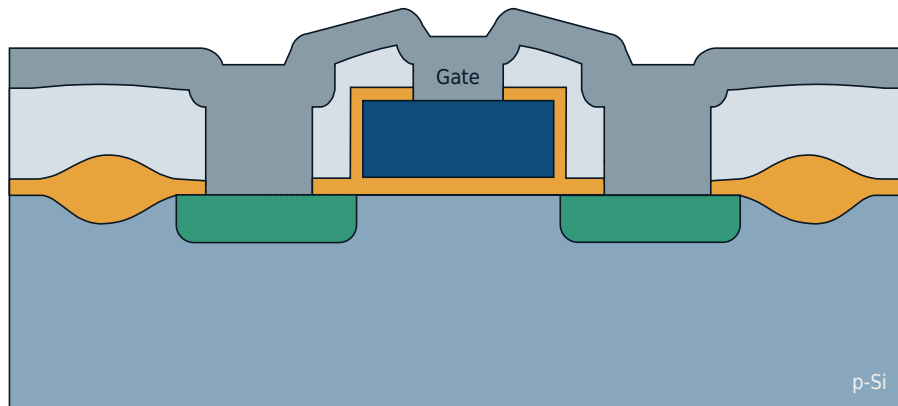
18. Metallisierung

Die Kontaktlöcher werden in einem Sputterprozess mit Aluminium aufgefüllt.

<?xml version="1.0" encoding="UTF-8"?>

Aluminiumabscheidung

Kathodenzerstäubung füllt die Kontaktlöcher und bedeckt die Oberfläche



- | | | | |
|---------------------|-----------|------|------------------------|
| Silicium (p-Si) | ZOX | Oxid | n ⁺ -Gebiet |
| Gate (Polysilicium) | Aluminium | | |

Das Aluminium füllt die Kontaktlöcher vollständig und bildet eine durchgehende Schicht über der gesamten Struktur.

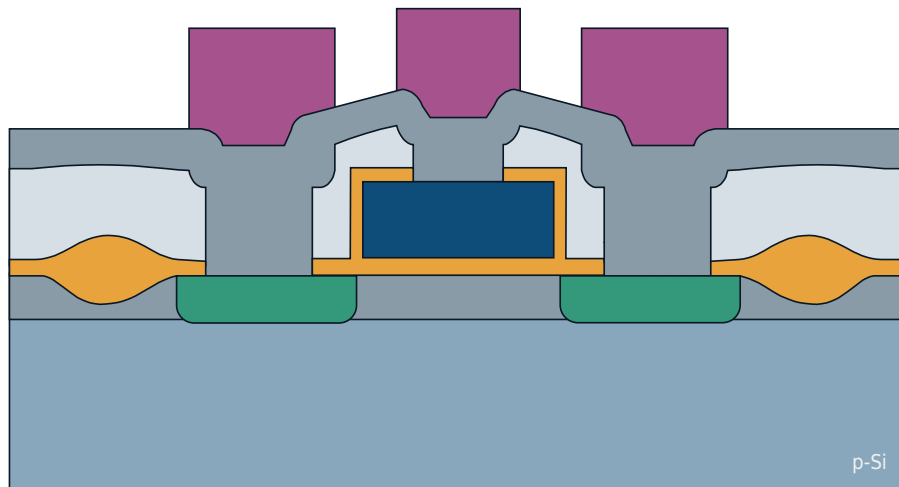
19. Fototechnik

In einem letzten Lithografieschritt wird eine weitere Lackschicht strukturiert.

<?xml version="1.0" encoding="UTF-8"?>

Fotoresist als Ätzmaske

Lackstrukturierung für die Aluminiumstrukturierung



■ Silicium (p-Si) □ ZOX ■ Oxid ■ n⁺-Gebiet
■ Gate (Polysilicium) ■ Aluminium ■ Fotoresist

Der Lack legt fest, wo das Aluminium als Leiterbahn stehen bleibt
und wo es im nächsten Schritt entfernt wird.

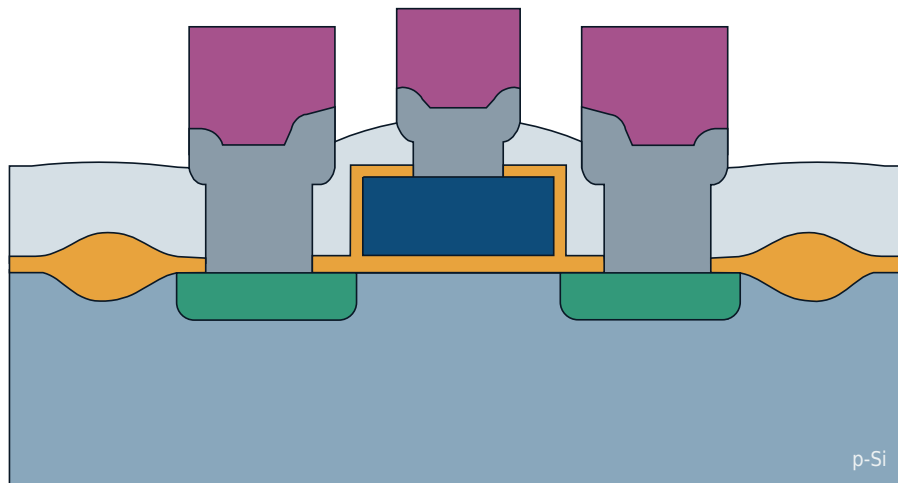
20. Ätzen

Die Lackstrukturen werden in einem anisotropen Trockenätzschritt in die darunterliegende Metallisierungsebene übertragen.

<?xml version="1.0" encoding="UTF-8"?>

Aluminiummätzen

Anisotrope Trockenätzung strukturiert die drei Anschlüsse



■ Silicium (p-Si)	■ ZOX	■ Oxid	■ n ⁺ -Gebiet
■ Gate (Polysilicium)	■ Aluminium	■ Fotoresist	

Die Aluminiumstrukturierung trennt die drei Anschlüsse für Source, Gate und Drain voneinander. Im letzten Schritt wird der Lack entfernt.

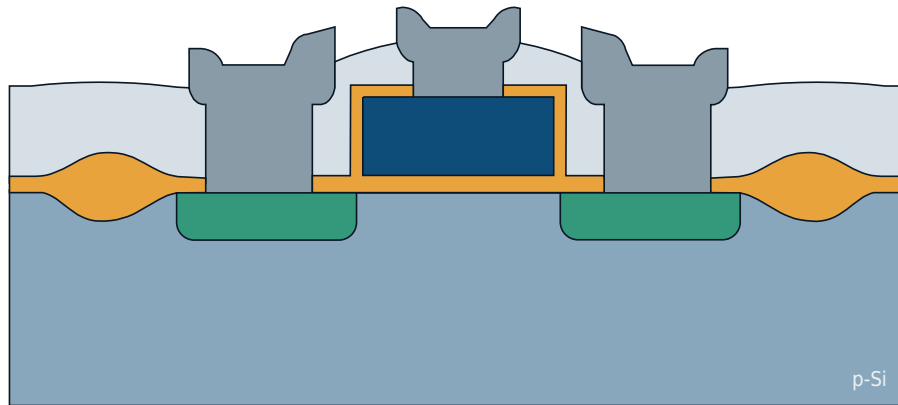
21. Lackentfernen

Abschließend wird der Resist entfernt, zurück bleiben Aluminiumleiterbahnen zur Ansteuerung des Transistors.

<?xml version="1.0" encoding="UTF-8"?>

Fertiger n-Kanal-Transistor

Querschnitt nach dem letzten Schritt: der Lack ist entfernt, die drei Kontakte liegen frei



■ Silicium (p-Si) □ ZOX ■ Oxid ■ n⁺-Gebiet
■ Gate (Polysilicium) ■ Aluminium

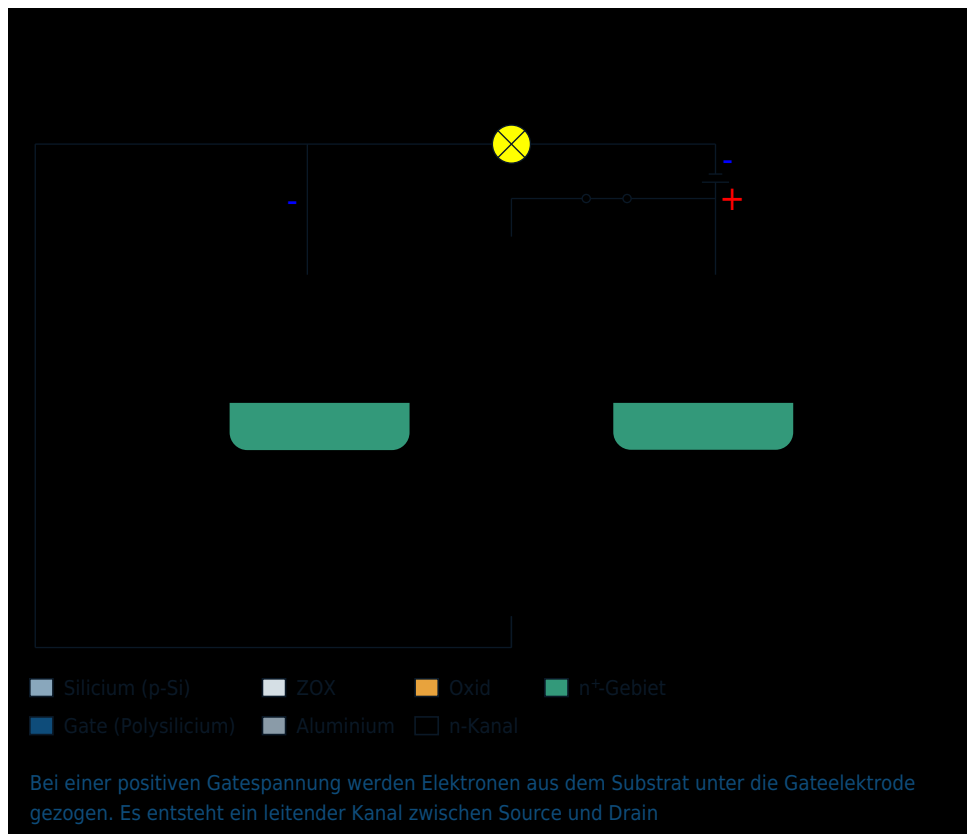
Die Aluminiumstrukturierung trennt die drei Anschlüsse für Source, Gate und Drain voneinander. Im letzten Schritt wird der Lack entfernt.

Der tatsächliche Aufbau eines Transistors ist wesentlich komplexer. So können zusätzliche Planarisierungsschichten zur Unterstützung der lithografischen Prozesse zum Einsatz kommen und auch mehrere Drain-/Sourceimplantationen erfolgen um die Einsatzspannung exakt einzustellen. Ebenso sind weitere Spacer ("Abstandshalter") am Gate möglich, um die Kanallänge exakt zu justieren bzw. das Dotierprofil zu beeinflussen.

22. Funktionsweise

Legt man an den fertigen Transistor eine Spannung an, zeigt sich seine Funktion als spannungsgesteuerter Schalter.

<?xml version="1.0" encoding="UTF-8"?>



Ein n-Kanal-MOSFET vom Anreicherungstyp (der übliche, „normal sperrende“ Typ) leitet nur, wenn zwei Bedingungen gleichzeitig erfüllt sind: Erstens muss die Gate-Source-Spannung die Einsatzspannung überschreiten, damit sich unter dem Gate ein n-leitender Kanal bildet: $U_{GS} = V_G - V_S > U_{th}$. Je nach Technologie liegt die Einsatzspannung typischerweise zwischen 0,7 V und 3 V – das Gate muss also positiver sein als die Source. Zweitens muss zwischen Drain und Source eine Spannung anliegen, $U_{DS} > 0$, damit durch den entstandenen Kanal überhaupt ein Strom fließen kann.